

## Esercitazione CircuitMaker 2004-2005

Progettare una rete sequenziale che ha due ingressi binari  $x_1x_0$  e tre uscite binarie  $z_2z_1z_0$ , che conti modulo 8 (da 0 a 7) il numero di volte che  $x_0=x_1$ .

Progettare il circuito secondo il metodo di sintesi visto a lezione, e simularne il funzionamento con Circuit Maker. Usare il generatore di sequenze (Data Sequencer) per generare la seguente sequenza di ingresso:

|         |   |   |   |   |   |   |   |   |   |   |   |   |   |
|---------|---|---|---|---|---|---|---|---|---|---|---|---|---|
| $x_0$ : | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 0 | 0 | 0 | 1 | 1 |
|         | 1 | 0 | 0 |   |   |   |   |   |   |   |   |   |   |
| $x_1$ : | 0 | 0 | 1 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 1 | 1 | 1 |
|         | 1 | 0 | 1 |   |   |   |   |   |   |   |   |   |   |

Disporre uno SCOPE sui segnali  $x_0$  e  $x_1$  in uscita dal Data Sequencer, uno sul segnale di clock, e uno su ciascuna delle uscite  $z_0$   $z_1$  e  $z_2$  ( $z_0$  deve rappresentare il bit meno significativo).

Stampare, oltre alla descrizione del circuito (descrizione verbale della soluzione, automa, mappa stati futuri, mappe di karnaugh, espressioni booleane), lo schema circuitale realizzato con Circuit Maker, inclusivo di Clock, Data Sequencer, SCOPEs, e FORME D'ONDA visualizzabili mediante il pulsante **Waveforms**. Potete usare i FF del tipo che preferite (JK, SR,..).

**NOTA:** Il compito va consegnato almeno 3 giorni prima della data di verbalizzazione. Si può eventualmente rimandare la verbalizzazione all'ultima data fra le 3 proposte per la verbalizzazione.

**NON copiate:** in sede di esame vi potrà essere chiesto di utilizzare CircuitMaker sul PC portatile del docente. L'obiettivo dell'esercitazione é familiarizzarvi con alcuni spetti pratici del progetto di un circuito digitale!